

Ultra-Wideband Low-Noise Amplifier Using Active-Inductor

Najeemulla Baig¹, Dr. Shaik Mohammed Rasool², MD Touseef Sumer³

Dr. Altaf C⁴

¹Dept of CSE, Lords Institute of Engineering and Technology, Hyderabad, Telangana-India

²Dept of ECE, Lords Institute of Engineering and Technology, Hyderabad, Telangana-India

³Dept of IT, Lords Institute of Engineering and Technology, Hyderabad, Telangana-India

⁴Dept of CSM, Lords Institute of Engineering and Technology, Hyderabad, Telangana-India

Corresponding Author *: najeemulla@lords.ac.in

యాక్టివ్-ఇండక్టర్ ఉపయోగించి అల్ట్రా-వైడ్బ్యాండ్ తక్కువ-నాయిస్ యాంప్లిఫైయర్

నజీముల్లా బేగ్¹, డాక్టర్ షేక్ మొహమ్మద్ రసూల్², ఎండి తౌసీఫ్ సుమర్³ డాక్టర్ అల్తాఫ్ సి⁴

¹ CSE విభాగం, లార్డ్స్ ఇన్స్టిట్యూట్ ఆఫ్ ఇంజనీరింగ్ అండ్ టెక్నాలజీ, హైదరాబాద్, తెలంగాణ-భారతదేశం

² ECE విభాగం, లార్డ్స్ ఇన్స్టిట్యూట్ ఆఫ్ ఇంజనీరింగ్ అండ్ టెక్నాలజీ, హైదరాబాద్, తెలంగాణ-భారతదేశం

³ ఐటీ విభాగం, లార్డ్స్ ఇన్స్టిట్యూట్ ఆఫ్ ఇంజనీరింగ్ అండ్ టెక్నాలజీ, హైదరాబాద్, తెలంగాణ-భారతదేశం

⁴ CSM విభాగం, లార్డ్స్ ఇన్స్టిట్యూట్ ఆఫ్ ఇంజనీరింగ్ అండ్ టెక్నాలజీ, హైదరాబాద్, తెలంగాణ-భారతదేశం

సంబంధిత రచయిత *: najeemulla@lords.ac.in

సారాంశం: RF అప్లికేషన్లలో చిప్ వైశాల్యం మరియు వ్యయాన్ని తగ్గించడానికి 90-nm CMOS ప్రక్రియలో అల్ట్రా-వైడ్బ్యాండ్ (UWB) తక్కువ-నాయిస్ యాంప్లిఫైయర్ (LNA) అమలు చేయబడింది. ప్రాంత సామర్థ్యాన్ని మెరుగుపరచడానికి నిష్క్రియాత్మక ఇండక్టర్లను యాక్టివ్ ఇండక్టర్లతో భర్తీ చేశారు, ఫలితంగా $23 \mu\text{m} \times 15 \mu\text{m}$ యొక్క కాంపాక్ట్ లేఅవుట్ ఏర్పడింది. ప్రతిపాదిత డిజైన్ 1.8 V సరఫరా వద్ద 15.5 dB వోల్టేజీ లాభం మరియు 2.30 GHz వద్ద 5.7 dB కనిష్ట శబ్ద సంఖ్య (NF)ను సాధిస్తుంది.

1. పరిచయం

తక్కువ-శబ్ద యాంప్లిఫైయర్ (LNA) అనేది RF రిసీవర్లలో ఒక కీలకమైన బ్లాక్, ఇది తదుపరి ప్రాసెసింగ్ ముందు బలహీనమైన యాంటెన్నా సిగ్నల్‌లను విస్తరించడానికి బాధ్యత వహిస్తుంది. అధిక రిసీవర్ పనితీరును నిర్ధారించడానికి, LNA తక్కువ శబ్దం సంఖ్య (NF)ను కొనసాగిస్తూ గణనీయమైన లాభాలను అందించాలి.

5G మొబైల్ కమ్యూనికేషన్లో, కాంపాక్ట్ రిసీవర్లో మల్టీబ్యాండ్ ఆపరేషన్ చాలా అవసరం, ఇది వైడ్ బ్యాండ్ మరియు పునర్నిర్మించదగిన LNA లను కీలకమైన డిజైన్ అంశంగా చేస్తుంది. పంపిణీ చేయబడిన యాంప్లిఫైయర్లు విస్తృత ఫ్రీక్వెన్సీ కవరేజీని సాధించగలిగినప్పటికీ, వాటి అధిక విద్యుత్ వినియోగం మరియు పెద్ద సిలికాన్ ఫుట్ప్రింట్ 5G పరికరాలకు అనుకూలతను పరిమితం చేస్తాయి [1]. ఫీడ్బ్యాక్ రెసిస్టర్లతో వైడ్బ్యాండ్ LNA ల యొక్క శబ్ద పనితీరు థర్మల్ శబ్దం ద్వారా క్షీణిస్తుంది. LNA ఇన్పుట్ వద్ద LC బ్యాండ్-పాస్ ఫిల్టర్లలోని నిష్క్రియాత్మక ఇండక్టర్లు గణనీయమైన సిలికాన్ ప్రాంతాన్ని వినియోగిస్తాయి. ఒక సాధారణ-గేట్ (CG) కాన్ఫిగరేషన్ ఇన్పుట్ ఇండక్టర్ లేకుండా వైడ్బ్యాండ్ ఇన్పుట్ మ్యాచింగ్ను సాధిస్తుంది, సిలికాన్ ఫుట్ప్రింట్ను తగ్గిస్తుంది. [2].

యాక్టివ్ ఇండక్టర్లు తగ్గిన డై ఏరియాతో ట్యూనబుల్ ఇండక్టెన్స్/ Q -ఫ్యాక్టర్ను ప్రారంభిస్తాయి కానీ పవర్ డిస్సిపేషన్ మరియు శబ్దాన్ని పెంచుతాయి. 5G SoC అప్లికేషన్ల కోసం శబ్దం మరియు శక్తిని సమతుల్యం చేయడానికి జాగ్రత్తగా CG-LNA డిజైన్ చాలా కీలకం [3].

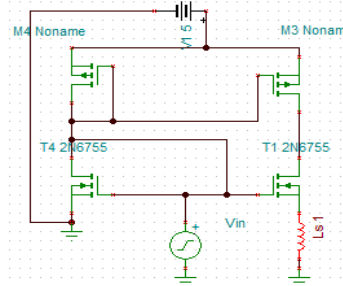
సిస్టమ్-ఆన్-చిప్ (SoC) సర్క్యూట్ల ఏకీకరణ తయారీదారులకు చిన్న ఇంటిగ్రేటెడ్ సర్క్యూట్లు (ICలు), తగ్గిన ఖర్చులు మరియు కనిష్టికరించబడిన సిలికాన్ ప్రాంతాన్ని అందిస్తుంది. [4]లో, రెసిస్టివ్ షంట్ ఫీడ్ బ్యాక్ మరియు కరెంట్ పునర్వినియోగంతో తక్కువ-శబ్దం యాంప్లిఫైయర్ (LNA) విద్యుత్ దుర్వినియోగాన్ని తగ్గిస్తుంది, అయితే శబ్ద రద్దు శబ్ద సంఖ్యను తగ్గిస్తుంది. అయితే, దాని నిష్క్రియ ప్రేరకాలు గణనీయమైన చిప్ ప్రాంతాన్ని వినియోగిస్తాయి. ఈ పని నిష్క్రియ ప్రేరక పరిమితులను అధిగమించి, ప్రాంతాన్ని తగ్గించడానికి యాక్టివ్ ఇండక్టర్తో అల్ట్రా-వైడ్బ్యాండ్ LNAని ప్రతిపాదిస్తుంది.

ఈ పత్రం ఈ క్రింది విధంగా నిర్వహించబడింది. సెక్షన్ 2 యాక్టివ్ ఇండక్టర్ను కలుపుకొని CG LNA రూపకల్పనను వివరిస్తుంది. సెక్షన్ 3 CG LNAకి వర్తించే ప్రతిపాదిత సవరించిన శబ్ద-రద్దు సాంకేతికతను చర్చిస్తుంది. సెక్షన్ 4 సంబంధిత అనుకరణ ఫలితాలను అందిస్తుంది, సెక్షన్ 5 పనిని ముగిస్తుంది.

2. యాక్టివ్ ఇండక్టర్ను కలుపుకొని కామన్-గేట్ LNA రూపకల్పన .

2.1 CG LNA సర్క్యూట్ డిజైన్:

చిత్రం 1 యాక్టివ్ ఇండక్టర్ (LS)ను కలుపుకొని కామన్-గేట్ (CG) తక్కువ-శబ్ద యాంప్లిఫైయర్ (LNA) నిర్మాణాన్ని వర్ణిస్తుంది. ట్రాన్సిస్టర్లు M2 మరియు M4 యాంప్లిఫైయర్ దశను ఏర్పరుస్తున్న M1 మరియు M3 లకు బయాసింగ్ను అందిస్తాయి. యాక్టివ్ ఇండక్టర్ LS ఇన్పుట్ ఇంపెడెన్స్ (జిన్) యొక్క ట్యూనింగ్ మరియు ఖచ్చితమైన నియంత్రణను అనుమతిస్తుంది. LNA 0.9 V సరఫరా వోల్టేజ్ (VDD)తో 2.3 GHz ఆపరేటింగ్ ఫ్రీక్వెన్సీ (f_0) కోసం రూపొందించబడింది.



Fi g.1. యాక్టివ్ ఇండక్టర్తో CG LNA కోసం ఆర్కిటెక్చర్

ట్రాన్సిస్టర్లు M1-M4 యొక్క వెడల్పులు 90 nm ఛానల్ పొడవు కోసం నిర్ణయించబడ్డాయి. ఇన్పుట్ ఇంపెడెన్స్ $Z_{in} = 75 \Omega$ ను లక్ష్యంగా చేసుకోవడం కామన్-గేట్ LNA కోసం Ω , సోర్స్ ఇండక్టెన్స్ LS ను లెక్కించి , యాక్టివ్ ఇండక్టర్గా గ్రహించారు. అమలు చేయబడిన యాక్టివ్ ఇండక్టర్ ప్రభావవంతమైన $L_s = 20\text{nH}$ ని అందిస్తుంది . దాని టోపోలాజీ మరియు డిజైన్ క్రింది విభాగంలో వివరించబడ్డాయి.

2.2 యాక్టివ్ ఇండక్టర్ డిజైన్:

యాక్టివ్ ఇండక్టర్ను గైరేటర్-సి టోపోలాజీని ఉపయోగించి అమలు చేస్తారు, ఇది రెండు క్యాపాసిటర్ యాంప్లిఫైయర్ల ద్వారా ఏర్పడుతుంది, ఇవి వాటి అంతర్గత కెపాసిటెన్స్ను ఇండక్టివ్ బిహేవియర్గా

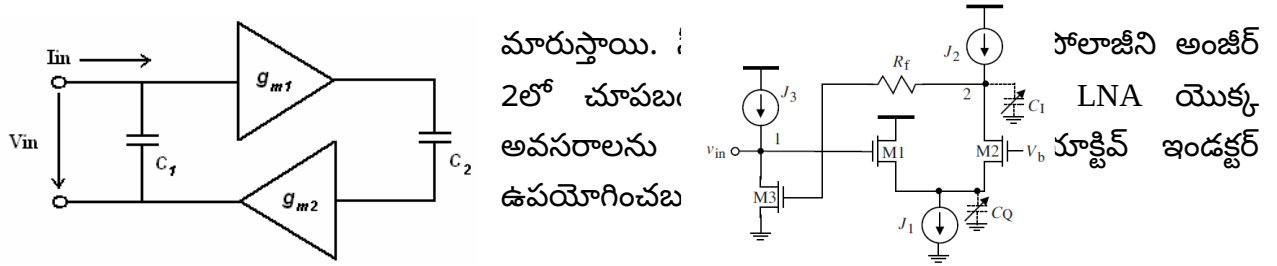
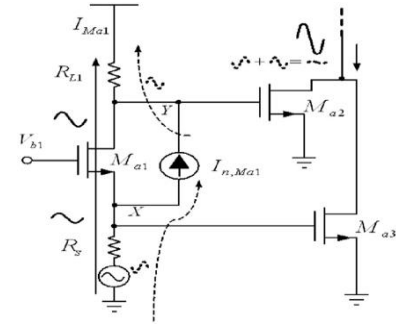
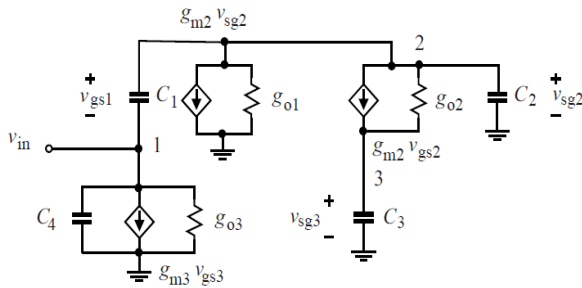


Fig.2. బేసిక్ గైరేటర్-C టోపోలాజీ [4] Fig.3. అబ్జుల్లా ఫీడ్బ్యాక్ రెసిస్టివ్ యాక్టివ్ ఇండక్టర్ [4]

రెసిస్టివ్ యాక్టివ్ ఇండక్టర్ వంటి మరింత కాంపాక్ట్ డిజైన్లతో భర్తీ చేయబడుతుంది.

ట్రయోడ్ ప్రాంతంలో R_f ని MOS ట్రాన్సిస్టర్తో భర్తీ చేయడం వలన చిప్ వైశాల్యం తగ్గుతుంది. R_f ఇండక్టివ్ L ని పెంచుతుంది మరియు సిరీస్ నిరోధకత R ని తగ్గిస్తుంది, విద్యుత్ నష్టాన్ని తగ్గిస్తుంది.



చిత్రం 4. చిన్న-సిగ్నల్ సమాన సర్క్యూట్ [4] చిత్రం 5. CG LNA కోసం శబ్ద రద్దు సాంకేతికత [6]

చిత్రం 4 క్రియాశీల ఇండక్టర్ యొక్క చిన్న-సిగ్నల్ నమూనాను చూపిస్తుంది, సంబంధిత నోడల్ వద్ద మొత్తం కెపాసిటెన్స్లు (అంతర్గత మరియు పరాస్పజీవి) ఉన్నాయి. g_m మరియు g_o పారామితులు వరుసగా MOS ట్రాన్సిస్టర్ల ట్రాన్స్ కండక్టెన్స్ మరియు అవుట్పుట్ కండక్టెన్స్ను సూచిస్తాయి. క్రియాశీల ఇండక్టర్ యొక్క అడ్మిటెన్స్ [4]లో ఉత్పన్నమైంది.

$$Y = \frac{1}{j\omega\left(\frac{2C_3}{g_m g_{m3}}\right) + \frac{G(\omega)}{g_m g_{m3}}}, \quad (1)$$

మొత్తం ట్రాన్స్-కండక్టెన్స్ ఎక్కుడ

$$G(\omega) = g_{o2} + 2g_{o4} - \omega^2 C_3 \left(\frac{C_1 + C_2}{g_m}\right) \quad (2)$$

క్రియాశీల ప్రేరకాన్ని సూచించడానికి 'L' ఇండక్టెన్స్ కలిగిన ప్రేరకాన్ని ఉపయోగిస్తారు, ఇక్కడ

$$L = \frac{2C_3}{g_m g_{m3}} \quad (3)$$

' s ' నిరోధకత కలిగిన నిరోధకంతో శ్రేణిలో ఎక్కుడ

$$R_s = \frac{G(\omega)}{g_m g_{m3}} \quad (4)$$

ఇండక్టర్ యొక్క నాణ్యత కారకం 'Q' ను దీని నుండి పొందవచ్చు

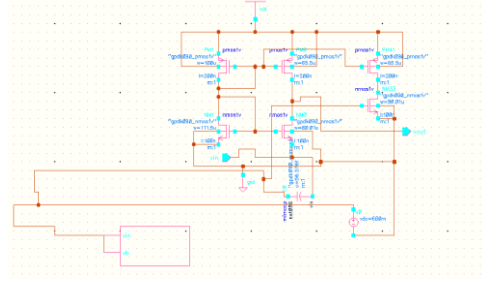
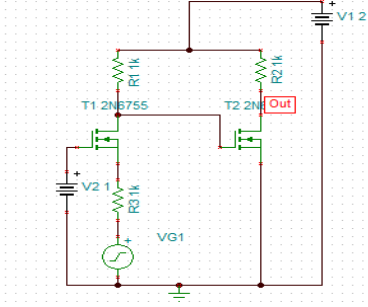
$$Q \approx \frac{\omega L}{R_s} = \frac{2\omega C_3}{G(\omega)} \quad (5)$$

$_1$ మరియు M_3 ట్రాన్సిస్టర్ల పరిమాణాలను పొందుతాము .

3. CG LNA కోసం సవరించిన శబ్ద రద్దు సాంకేతికత:

యాక్టివ్ ఇండక్టర్లు తగ్గిన చిప్ వైశాల్యం మరియు ట్యూనబుల్ ఇండక్టెన్స్ను అందిస్తాయి కానీ శబ్దం మరియు విద్యుత్ వినియోగాన్ని పెంచుతాయి. ట్రాన్సిస్టర్ వెడల్పు ఆప్టిమైజేషన్ విద్యుత్ దుర్వినియోగాన్ని తగ్గిస్తుంది, అయితే CG LNA ల కోసం సవరించిన శబ్ద రద్దు (Fig . 5) శబ్ద సంఖ్యను తగ్గిస్తుంది. సవరించిన శబ్ద రద్దు సాంకేతికత (Fig . 6) S 11ని మెరుగుపరుస్తుంది, గెయిన్ను నిర్వహిస్తుంది మరియు అవకలన అవుట్పుట్ని ఉపయోగించి శబ్ద సంఖ్యను తగ్గిస్తుంది.

4. అనుకరణ ఫలితాలు:



ఫిగర్ 6. మోడిఫైడ్ నాయిస్ క్యాన్సిలేషన్ యొక్క స్క్రీమాటిక్ ఫిగర్ 7. సింగిల్ ఎండెడ్ యాక్టివ్ ఇండక్టర్ CG LNA కోసం సాంకేతికత

Fig. 6 లో చిత్రీకరించబడిన సవరించిన సర్క్యూట్ స్క్రీమాటిక్ మరియు సింగిల్ ఎండెడ్ యాక్టివ్ ఇండక్టర్ ఉపయోగించబడ్డాయి, కామన్ గేట్ LNA లో L_s కోసం. స్క్రీమాటిక్ రేఖాచిత్రం Fig. 7 లో చూపబడింది. పాసివ్ ఇండక్టర్లను ఉపయోగించే కామన్-గేట్ (CG) తక్కువ-నాయిస్ యాంప్లిఫైయర్ (LNA) యొక్క నాయిస్ ఫిగర్ (NF) ప్రీక్వెన్సీ స్వీప్ లో విశ్లేషించబడినప్పుడు, నాయిస్ ఫిగర్ 2.3 GHz వద్ద 1.5 dB విలువను సాధిస్తుందని Fig. 8 నుండి గమనించవచ్చు.

4.2 యాక్టివ్ ఇండక్టర్ మరియు శబ్ద రద్దు లేని కామన్-గేట్ (CG) LNA

యాక్టివ్ ఇండక్టర్తో కూడిన CG LNA 1.8 V సరఫరా వద్ద 7.16 dB నాయిస్ ఫిగర్ ను కలిగి ఉంటుంది (Fig. 8), ఇది నిష్క్రియ-ఇండక్టర్ CG LNA కంటే ఎక్కువ, వోల్టేజ్ లాభం ~ 9 dBలు.

4.3 యాక్టివ్ ఇండక్టర్ మరియు నాయిస్ క్యాన్సిలేషన్ టెక్నిక్ తో కూడిన కామన్ గేట్ (CG) LNA

సాధించిన లాభం, నాయిస్ క్యాన్సిలేషన్ లేని వ్యవస్థతో సమానంగా ఉంటుంది, ఇది Fig . 9లో చూపిన విధంగా 6.77 dB తగ్గిన నాయిస్ ఫిగర్ (NF)ను ప్రదర్శిస్తుంది. ఈ అధ్యయనంలో తక్కువ-వోల్టేజ్ అప్లికేషన్ కోసం 900 mV వద్ద సెట్ చేయబడిన VDD సరఫరా వోల్టేజ్ ను పెంచడం ద్వారా మరింత గెయిన్ మెరుగుదల సాధ్యమవుతుంది. Fig. 10 RF అప్లికేషన్లకు కీలకమైన మెరుగైన S-పారామితులను (S_{11} , S_{12}) చూపిస్తుంది. దిగువ S_{11} ప్రతిబింబ గుణకాన్ని తగ్గిస్తుంది, ఇన్పుట్ ఇంపెడెన్స్ మ్యాచింగ్ మరియు

పవర్ ట్రాన్స్ఫర్ను పెంచుతుంది. Fig. 11 లో చూపిన విధంగా లీనియరిటీ మెట్రిక్ IIP3 -4.06 mdB. Fig. 12 సుమారు 3 GHz యొక్క -3 dB బ్యాండ్విడ్త్ను సూచిస్తుంది, ఇది వెడల్పుగా ఉంటుంది, అధిక నాయిస్ ఫిగర్కు దోహదం చేస్తుంది.

4.4 సవరించిన శబ్ద రద్దు సాంకేతికతతో క్రియాశీల ఇండక్టర్తో CG LNA

నిష్క్రియాత్మక ఇండక్టర్తో సర్క్యూట్తో CG LNA తో పోల్చినప్పుడు ఇన్పుట్ వద్ద గరిష్ట విద్యుత్ బదిలీకి దారితీస్తుంది .

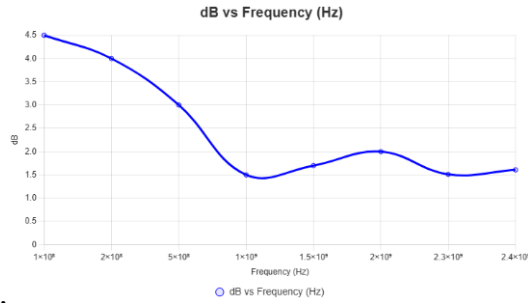
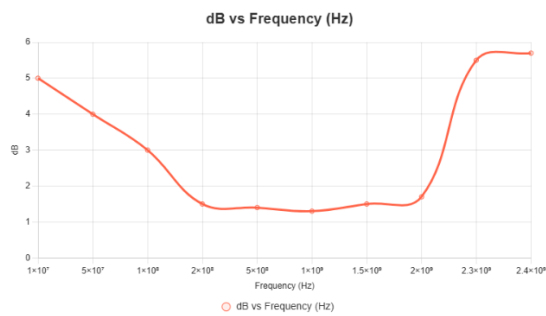


Fig.8. CG LNA కోసం NF Vs ఫ్రీక్వెన్సీతో కోసం NF Vs ఫ్రీక్వెన్సీ.



చిత్రం 10. శబ్దం ఫిగర్ Vs ఫ్రీక్వెన్సీ ప్లాట్

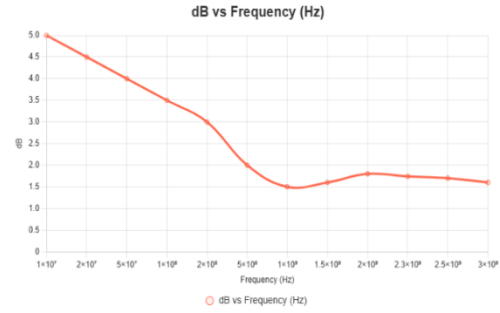
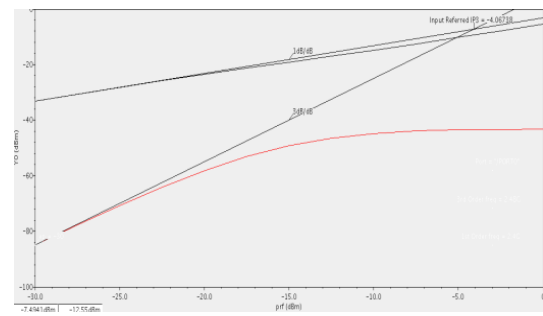


Fig.9. CG LNA నిష్క్రియాత్మక ఇండక్టర్ శబ్ద రద్దు సాంకేతికత



చిత్రం 11. IIP3 Vs ఫ్రీక్వెన్సీ

కామన్ యొక్క అవుట్పుట్ అవుట్పుట్ ట్రాన్సిస్టర్ యొక్క గేట్ ద్వారా ఇన్పుట్ లోడ్ చేయబడదు ఎందుకంటే గేట్ LNA అవుట్పుట్ ట్రాన్సిస్టర్ యొక్క ఇన్పుట్కు అనుసంధానించబడి ఉంది. 3^వ ఆర్డర్ ఇన్పుట్ ఇంటర్సెప్ట్ పాయింట్ (IIP3) -4.07m dBకి సమానం.

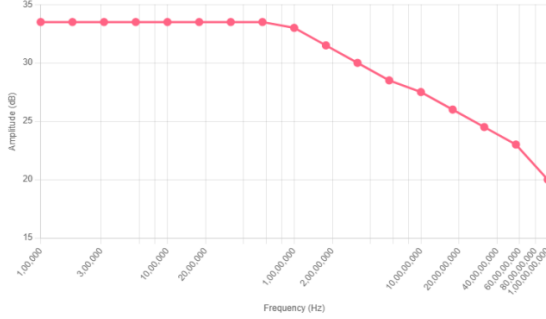


Fig.12. బ్యాండ్విడ్త్

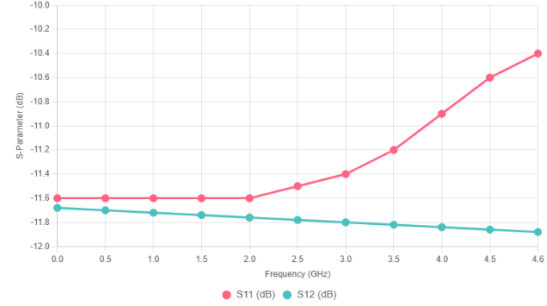


Fig.13. S11, S12 Vs ఫ్రీక్వెన్సీ (సవరించిన శబ్ద రద్దు సాంకేతికత కోసం)

యాక్టివ్ ఇండక్టర్ లేఅవుట్ (20 nH) $24 \mu\text{m} \times 16 \mu\text{m}$, అయితే పాసివ్ ఇండక్టర్ (అదే విలువ) $500 \mu\text{m} \times 500 \mu\text{m}$, వైశాల్యాన్ని 724 కారకం తగ్గించి పాసివ్ ఇండక్టర్ యొక్క పెద్ద సిలికాన్ పాదముద్రను చూపుతుంది.

4.5 ముగింపు

ఈ పత్రం 100-nm CMOS లో సవరించిన శబ్ద-రద్దు సాంకేతికతను ఉపయోగించి UWB తక్కువ-శబ్ద యాంప్లిఫైయర్ను పరిచయం చేస్తుంది, ఇది కామన్-గేట్ ఇన్పుట్ మరియు కామన్-సోర్స్ దశను కలిగి ఉంటుంది. యాక్టివ్ ఇండక్టర్ చిప్ వైశాల్యాన్ని ~ 724 తగ్గిస్తుంది, ట్యూనబిలిటీని అనుమతిస్తుంది. సిమ్యులేషన్లు 3-GHz బ్యాండ్విడ్త్పై $S_{11} < -11.5 \text{ dB}$ ని చూపుతాయి, ఇది UWB మరియు బహుళ-ప్రామాణిక అనువర్తనాలకు అనువైనదిగా చేస్తుంది.

సూచన

[1] హైటాంగ్ డాంగ్, గువో పీ, జియాగువాంగ్ లి, " 5G కమ్యూనికేషన్ ఆధారంగా అల్ట్రా-వైడ్బ్యాండ్ రీకాన్ఫిగరబుల్ తక్కువ-నాయిస్ యాంప్లిఫైయర్", అకాడెమిక్ జర్నల్ ఆఫ్ సైన్స్ అండ్ టెక్నాలజీ | ISSN: 2771-3032 | వాల్యూమ్. 3, నం. 2, 2022.

- [2] రాహుల్ సింగ్, సుస్మతా మండల్, జయానంద్ పరమేశ్, "వన్-పోర్ట్ కపుల్డ్ రెసొనేటర్తో వైడ్బ్యాండ్ తక్కువ-నాయిస్ యాంప్లిఫైయర్ని ఉపయోగించే మిల్లిమీటర్-వేవ్ రిసీవర్" అంటే మైక్రోవేవ్ సిద్ధాంతం మరియు సాంకేతికతలపై లావాదేవీలు, 2020.
- [3] జియావోయ్ వాంగ్, జిక్వాన్ లి, టోంగ్ జు "110-nm SOI CMOS లో అధిక లాభం మరియు తక్కువ శబ్దం సంఖ్య కలిగిన సబ్-6GHz వైడ్బ్యాండ్ తక్కువ శబ్దం యాంప్లిఫైయర్" I ET, 2023.
- [4] విక్రమ్ సింగ్, మనోజ్ కుమార్, నితిన్ కుమార్ "90 nm CMOS ప్రక్రియలో శబ్ద రద్దు విధానంతో తక్కువ శక్తి గల LNA సర్క్యూట్ రూపకల్పన" ఇంటిగ్రేషన్ వాల్యూమ్ 96, మే 2024
- [5] ఇఖ్బాన్ సాంగ్, గ్యుంగ్ ర్యు, సీయుంగ్ హ్వన్ జంగ్, జాన్ డి. క్రెస్టర్, మూన్-క్యా చో "వైడ్బ్యాండ్ Si Ge-HBT లో-నాయిస్ యాంప్లిఫైయర్ విత్ రెసిస్టివ్ ఫీడ్బ్యాక్ మరియు షుట్ పీకింగ్" ఎస్ ఎస్సాన్స్ 2023, 23 (15), 6745.
- [6] మొహ్సేన్ హయాటి*, సజాద్ చెరాఫులీ, సెహహర్ జవ్హి, శబ్దం-రద్దు మరియు కరెంట్-పునర్నివ్వనియోగ పద్ధతులను ఉపయోగించి UWB తక్కువ శబ్దం యాంప్లిఫైయర్ రూపకల్పన, VLSI జర్నల్ ఇంటిగ్రేషన్, (2017)
- [7] జె. పిమ్, టి. యాంగ్, జె. జియోంగ్, నాయిస్ క్యాన్సిలింగ్ టెక్నిక్ ఉపయోగించి తక్కువ పవర్ CMOS అట్టా వైడ్ బ్యాండ్ లో నాయిస్ యాంప్లిఫైయర్ డిజైన్, మైక్రోఎలక్ట్రాన్. జె. 44 (2013) 821-826.
- [8] M పర్విజి, K. అల్లిడినా, F. నబ్కీ, M ఎల్-గమల్, A 0.4 V అట్టా-లో-పవర్ UWB CMOS LNA శబ్ద రద్దును ఉపయోగిస్తుంది, దీనిలో: IEEE ఇంటర్నేషనల్ సింపోజియం ఆన్ సర్క్యూట్స్ అండ్ సిస్టమ్స్ (ISCAS), 2369-2372, 2013 యొక్క ప్రొసీడింగ్స్.
- [9] M పర్విజి, K. అల్లిడినా, MN ఎల్-గమల్, 0.5 V 250 uW 0.6-4.2 GHz కరెంట్-పునర్నివ్వనియోగ CMOS LNAని గ్రహించడానికి ఫార్వర్డ్ బాడీ బయాసింగ్ ద్వారా పార్ట్ ఛానల్ అవుట్పుట్ కండక్టెన్స్ మెరుగుదల, IEEE J. సాలిడ్-స్టేట్ సర్క్యూట్స్ 51 (2016) 574-586.
- [10] M పర్విజి, K. అల్లిడినా, MN ట్యూనబుల్ యాక్టివ్ షుట్-ఫీడ్బ్యాక్తో కూడిన అట్టా-లో-పవర్ వైడ్బ్యాండ్ ఇండక్టర్ తక్కువ CMOS LNA, IEEE ట్రాన్స్. మైక్రో. థియరీ టెక్. 64 (2016) 1843-1853.
- [11] నజీముల్లా బేగ్, డాక్టర్ ఫజల్ నూర్బాషా " ఇంప్రూవ్డ్ నాయిస్ ఫిగర్తో CMOS తక్కువ వోల్టేజ్ LNA" (IJITEE) వాల్యూమ్-8 సంచిక-6, ఏప్రిల్ 2019, పేజీలు.606-609.
- [12] T. Ma మరియు F. Hu, "ఇన్పుట్ మ్యాచింగ్ కోసం యాక్టివ్ ఇండక్టర్ని ఉపయోగించి వైడ్బ్యాండ్ ఫ్లాట్ గెయిన్ తక్కువ నాయిస్ యాంప్లిఫైయర్," IEEE ట్రాన్స్. సర్క్యూట్స్ సిస్టమ్స్. II, ఎక్స్ప్రెస్ బ్రీఫ్, వాల్యూమ్. 66, నం. 6, పేజీలు. 904-908, జూన్.2019, doi : 10.1109/TCSII.2018.2872068.
- [13] జె. జాంగ్, హెచ్. కిమ్, జె. లీ, మరియు టిడబ్ల్యు కిమ్, "హై-ఫ్రీక్వెన్సీ ఫీడ్ఫార్వర్డ్ యాక్టివ్ ఇండక్టర్ని ఉపయోగించి రెండు-దశల కాంపాక్ట్ వైడ్బ్యాండ్ ఫ్లాట్ గెయిన్ తక్కువ-నాయిస్ యాంప్లిఫైయర్," ఐఇఇఇ ట్రాన్స్. మైక్రో. థియరీ టెక్. , వాల్యూమ్. 67, నం. 12, పేజీలు. 4803-4812, డిసెంబర్.2019
- [14] SKVSK వర్మ, SS వర్మ, మరియు KSR మూర్తి, "90nm CMOS టెక్నాలజీలో యాక్టివ్ ఇండక్టర్ ఉపయోగించి 2.4 GHz అట్టా వైడ్ బ్యాండ్ తక్కువ శబ్దం యాంప్లిఫైయర్ రూపకల్పన మరియు వైశాల్య తగ్గింపు," ప్రొక్. IEEE Int. Conf. Adv. Netw. Telecommun. Syst. (ANTS) , గోవా, ఇండియా, డిసెంబర్ 2019, పేజీలు 1-5, doi : 10.1109/ANTS47819.2019.9112467.

Ultra-Wideband Low-Noise Amplifier Using Active-Inductor

Najeemulla Baig¹, Dr. Shaik Mohammed Rasool², MD Touseef Sumer³
Dr. Altaf C⁴

¹Dept of CSE, Lords Institute of Engineering and Technology, Hyderabad, Telangana-India

²Dept of ECE, Lords Institute of Engineering and Technology, Hyderabad, Telangana-India

³Dept of IT, Lords Institute of Engineering and Technology, Hyderabad, Telangana-India

⁴Dept of CSM, Lords Institute of Engineering and Technology, Hyderabad, Telangana-India

Corresponding Author *: najeemulla@lords.ac.in

Abstract: An Ultra-Wideband (UWB) Low-Noise Amplifier (LNA) was implemented in a 90-nm CMOS process to minimize chip area and cost in RF applications. Passive inductors were replaced with an active inductor to improve area efficiency, resulting in a compact layout of $23 \mu\text{m} \times 15 \mu\text{m}$. The proposed design achieves a voltage gain of 15.5 dB at a 1.8 V supply and a minimum noise figure (NF) of 5.7 dB at 2.30 GHz.

1. Introduction

The Low-Noise Amplifier (LNA) is a key block in RF receivers, responsible for amplifying weak antenna signals before further processing. To ensure high receiver performance, the LNA must provide substantial gain while maintaining a low noise figure (NF).

In 5G mobile communication, multiband operation within a compact receiver is essential, making wideband and reconfigurable LNAs a critical design element. Although distributed amplifiers can achieve broad frequency coverage, their high power consumption and large silicon footprint limit suitability for 5G devices [1]. The noise performance of wideband LNAs with feedback resistors is degraded by thermal noise. Passive inductors in LC band-pass filters at the LNA input consume significant silicon area. A common-gate (CG) configuration achieves wideband input matching without an input inductor, reducing the silicon footprint. [2].

Active inductors enable tunable inductance/Q-factor with reduced die area but increase power dissipation and noise. Careful CG-LNA design is critical to balance noise and power for 5G SoC applications [3].

System-on-chip (SoC) integration of circuits offers manufacturers smaller integrated circuits (ICs), reduced costs, and minimized silicon area. In [4], A low-noise amplifier (LNA) with resistive shunt feedback and current reuse reduces power dissipation, while noise cancellation lowers the noise figure. However, its passive inductors consume substantial chip area. This work proposes an ultra-wideband LNA with an active inductor to minimize area, overcoming passive inductor limitations.

The paper is organized as follows. Section 2 details the design of the CG LNA incorporating an active inductor. Section 3 discusses the proposed modified noise-cancellation technique applied to the CG LNA. Section 4 presents the corresponding simulation results, while Section 5 concludes the work.

2. Design of a Common-Gate LNA Incorporating an Active Inductor

2.1 CG LNA circuit design:

Figure 1 depicts a common-gate (CG) low-noise amplifier (LNA) architecture incorporating an active inductor (LS). Transistors M2 and M4 provide biasing for M1 and M3, which form the amplifier stage. The active inductor LS enables tuning and precise control of the input impedance (Z_{in}). The LNA is designed for an operating frequency (f_0) of 2.3 GHz with a supply voltage (VDD) of 0.9 V.

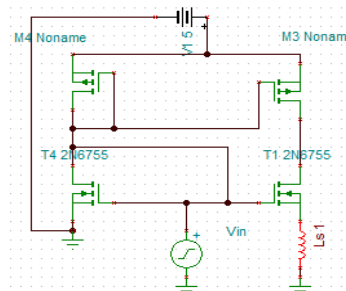


Fig.1. Architecture for CG LNA with active inductor

The widths of transistors M1–M4 were determined for a channel length of 90 nm. Targeting an input impedance $Z_{in}=75 \Omega$ for the common-gate LNA, the source inductance LS was calculated

and realized as an active inductor. The implemented active inductor provides an effective $L_s=20\text{nH}$ its topology and design are described in the following section.

2.2 Active inductor design:

The active inductor is implemented using a Gyrator-C topology, formed by two cascaded amplifiers that transform their intrinsic capacitance into inductive behavior. The adopted Gyrator-C topology is shown in Fig. 2, and a single-ended active inductor is employed to meet the requirements of the common-gate LNA.

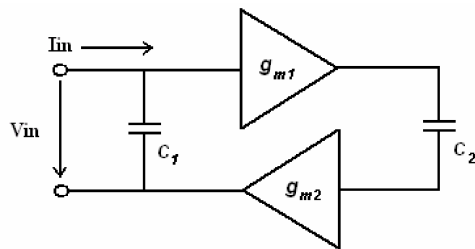


Fig.2. Basic Gyrator-C Topology [4]
4]

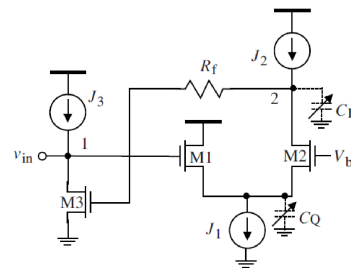


Fig.3. Abdullah feedback resistance active inductor [4]

converting a differential active inductor by grounding one output terminal wastes silicon area and is often replaced by more compact designs, such as the Abdullah feedback resistance active inductor

Replacing R_f with a MOS transistor in the triode region reduces chip area. R_f boosts inductance L and lowers series resistance R_s , minimizing power loss.

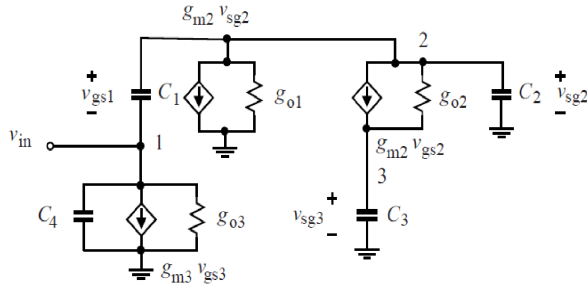


Fig.4. small-signal equivalent circuit [4]

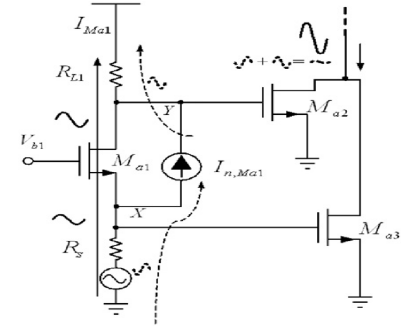


Fig.5. Noise cancellation technique for CG LNA [6]

Figure 4 shows the small-signal model of the active inductor, with total capacitances (intrinsic and parasitic) at respective nodes. Parameters g_m and g_o represent the trans conductance and output conductance of MOS transistors, respectively. The admittance of the active inductor is derived in [4].

$$Y = \frac{1}{j\omega \left(\frac{2C_3}{g_m g_{m3}} \right) + \frac{G(\omega)}{g_m g_{m3}}}, \quad (1)$$

Where overall trans-conductance

$$G(\omega) = g_{o2} + 2g_{o4} - \omega^2 C_3 \left(\frac{C_1 + C_2}{g_m} \right) \quad (2)$$

An inductor of inductance 'L' is used to represent the active inductor, where

$$L = \frac{2C_3}{g_m g_{m3}} \quad (3)$$

In series with a resistor of resistance 'R_s' where

$$R_s = \frac{G(\omega)}{g_m g_{m3}} \quad (4)$$

The quality factor 'Q' of the inductor is obtained from

$$Q \approx \frac{\omega L}{R_s} = \frac{2\omega C_3}{G(\omega)} \quad (5)$$

The target inductance value for the designed LNA is 20nH. Using the above basic equation 3 for active inductor we get the sizes for M₁ and M₃ transistors.

3. Modified noise cancellation technique for CG LNA:

Active inductors offer reduced chip area and tunable inductance but increase noise and power consumption. Transistor width optimization cuts power dissipation, while modified noise cancellation (Fig. 5) for CG LNAs lowers the noise figure. The modified noise cancellation technique (Fig. 6) enhances S11, maintains gain, and lowers the noise figure using a differential output.

4. Simulation results:

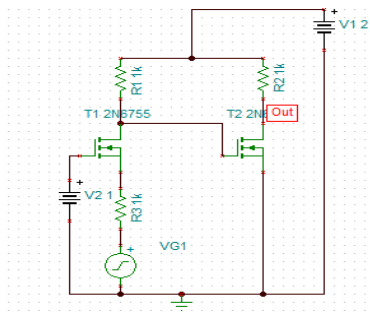


Fig.6. Schematic of Modified noise cancellation technique for CG LNA

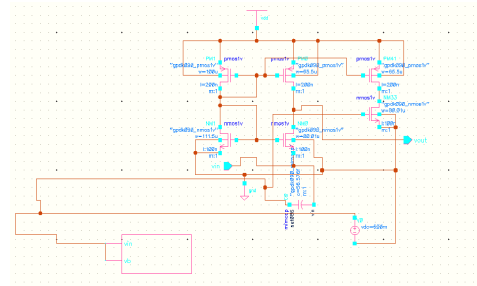


Fig.7. Single ended active inductor

The modified circuit schematic depicted in Fig. 6, and Single ended active inductor is used, For L_s in the Common Gate LNA. The schematic diagram is shown in the Fig. 7. When the noise figure (NF) of the common-gate (CG) low-noise amplifier (LNA) utilizing passive inductors is analysed across a frequency sweep, it is observed from Fig. 8 that the noise figure achieves a value of 1.5 dB at 2.3 GHz.

4.2 A common-gate (CG) LNA with an active inductor and no noise cancellation

A CG LNA with an active inductor has a 7.16 dB noise figure at 1.8 V supply (Fig. 8), higher than a passive-inductor CG LNA, with a voltage gain of ~9 dBs

4.3 Common Gate(CG) LNA with an active inductor and noise cancellation technique

The gain achieved matches that of a system without noise cancellation, exhibiting a reduced noise figure (NF) of 6.77 dB, as depicted in Fig. 9. Further gain enhancement is possible by increasing the VDD supply voltage, set at 900 mV for low-voltage applications in this study. Fig.

10 shows improved S-parameters (S_{11} , S_{12}), crucial for RF applications. Lower S_{11} reduces the reflection coefficient, enhancing input impedance matching and power transfer. The linearity metric IIP3 is -4.06 mdB, as shown in Fig. 11. Fig. 12 indicates a -3 dB bandwidth of approximately 3 GHz, which is wide, contributing to a high noise figure.

4.4 CG LNA with active inductor with modified noise cancellation technique

exhibits improved input impedance matching, with an S_{11} parameter measured at -20.13 dB, S_{12} is equal to -11.69dB. this value results in maximum power transfer at the input, when compared to CG LNA with the circuit with passive inductor.

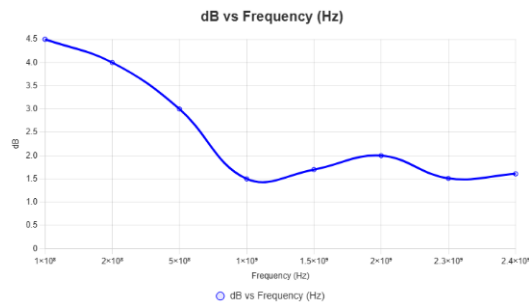


Fig.8. NF Vs Frequency for CG LNA with passive inductor

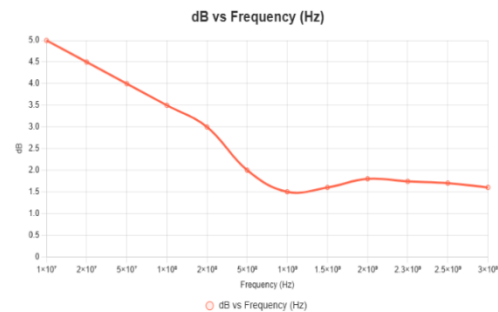


Fig.9. NF Vs frequency for CG LNA noise cancellation technique.

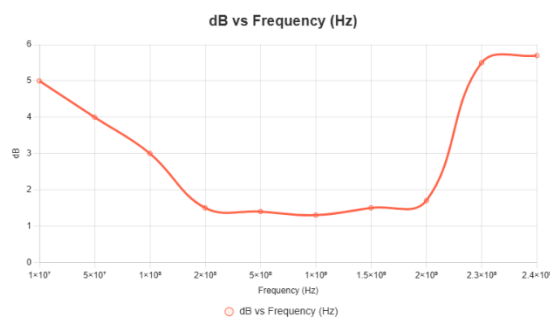


Fig.10. Noise Figure Vs Frequency plot

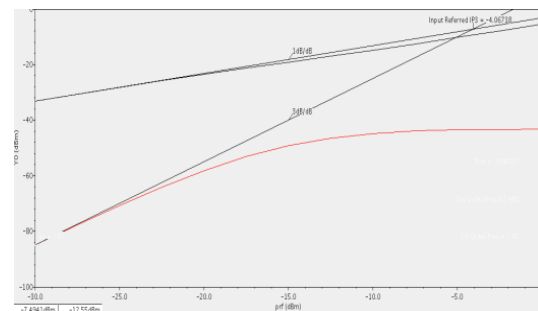


Fig.11. IIP3Vs Frequency

Input is not loaded by the gate of output transistor because output of the Common gate LNA is connected to the input of output transistor. The 3rd order input intercept point(IIP3) is equal to -4.07mdB.

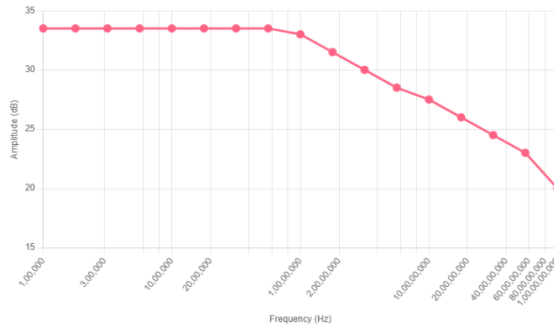


Fig.12. Bandwidth

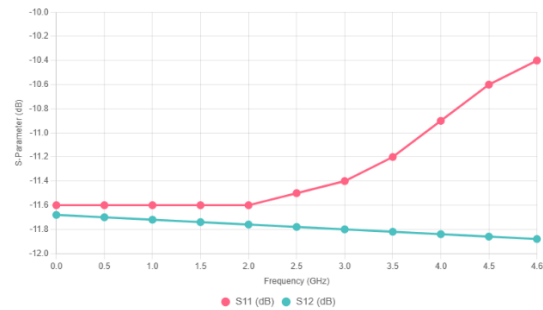


Fig.13. S11, S12 Vs frequency (for modified noise cancellation technique)

The active inductor layout (20 nH) is $24 \mu\text{m} \times 16 \mu\text{m}$, while the passive inductor (same value) is $500 \mu\text{m} \times 500 \mu\text{m}$, reducing area by a factor of 724 and showing the passive inductor's larger silicon footprint.

4.5 Conclusion

This paper introduces a UWB low-noise amplifier using a modified noise-cancellation technique in 100-nm CMOS, featuring a common-gate input and common-source stage. An active inductor reduces chip area by ~ 724 , enabling tunability. Simulations show $S_{11} < -11.5 \text{ dB}$ over a 3-GHz bandwidth, making it ideal for UWB and multi-standard applications.

Reference

- [1] Haitang Dong, Guo Wei, Xianguang Li, "Ultra-wideband Reconfigurable Low-noise Amplifier Based on 5G Communication", cademic Journal of Science and Technology ISSN: 2771-3032 | Vol. 3, No. 2, 2022.
- [2] Rahul Singh, Susnata Mondal, Jeyanandh Paramesh , "A Millimeter-Wave Receiver Using a Wideband Low-Noise Amplifier With One-Port Coupled Resonator" iee transactions on microwave theory and techniques,2020.
- [3] Xiaowei Wang, Zhiqun Li, Tong Xu "A sub-6GHz wideband low noise amplifier with high gain and low noise figure in 110-nm SOI CMOS" IET,2023.

- [4] Vikram Singh ^a, Manoj Kumar ^b, Nitin Kumar “Design of a low power LNA circuit with noise canceling approach in 90 nm CMOS process” *Integration* Volume 96, May 2024
- [5] Ickhyun Song, Gyungtae Ryu, Seung Hwan Jung, John D. Cressler, Moon-Kyu Cho” Wideband SiGe-HBT Low-Noise Amplifier with Resistive Feedback and Shunt Peaking” *sensors* 2023, 23(15), 6745.
- [6] Mohsen Hayati*, Sajad Cheraghalei, Sepehr Zarghami, Design of UWB low noise amplifier using noise-canceling and current-reused techniques, *INTEGRATION the VLSI journal*, (2017)
- [7] J. Shim, T. Yang, J. Jeong, Design of low power CMOS ultra wide band low noise amplifier using noise canceling technique, *Microelectron. J.* 44 (2013) 821–826.
- [8] M. Parvizi, K. Allidina, F. Nabki, M. El-Gamal, A 0.4 V ultra-low-power UWB CMOS LNA employing noise cancellation, in: *Proceedings of the IEEE International Symposium on Circuits and Systems (ISCAS)*, 2369–2372, 2013.
- [9] M. Parvizi, K. Allidina, M.N. El-Gamal, Short channel output conductance enhancement through forward body biasing to realize a 0.5 V 250 uW 0.6–4.2 GHz current-reuse CMOS LNA, *IEEE J. Solid-State Circuits* 51 (2016) 574–586.
- [10] M. Parvizi, K. Allidina, M.N. An ultra-low-power wideband inductor less CMOS LNA with tunable active shunt-feedback, *IEEE Trans. Microw. Theory Tech.* 64 (2016) 1843–1853.
- [11] Najeemulla Baig, Dr. Fazal Noorbasha “CMOS Low Voltage LNA with Improved Noise Figure” (*IJITEE*) Volume-8 Issue-6, April 2019, PP.606-609.
- [12] T. Ma and F. Hu, "A wideband flat gain low noise amplifier using active inductor for input matching," *IEEE Trans. Circuits Syst. II, Exp. Briefs*, vol. 66, no. 6, pp. 904–908, Jun. 2019, doi: 10.1109/TCSII.2018.2872068.
- [13] J. Jang, H. Kim, G. Lee, and T. W. Kim, "Two-stage compact wideband flat gain low-noise amplifier using high-frequency feedforward active inductor," *IEEE Trans. Microw. Theory Techn.*, vol. 67, no. 12, pp. 4803–4812, Dec. 2019
- [14] S. K. V. S. K. Varma, S. S. Varma, and K. S. R. Murthy, "Design of 2.4 GHz ultra wide band low noise amplifier and area reduction using active inductor in 90nm CMOS technology," in *Proc. IEEE Int. Conf. Adv. Netw. Telecommun. Syst. (ANTS)*, Goa, India, Dec. 2019, pp. 1–5, doi: 10.1109/ANTS47819.2019.9112467.